

Иванов А.Д.

- 1) Реализация сегментного механизма управления памятью в процессорах семейства x86_32.
- 2) Алгоритмы выгрузки дольше всех не использовавшейся страницы LRU: аппаратные реализации LRU, алгоритм NFU, алгоритм старения.
- 3) билет 2 вопрос 13
- 4) билет 4 вопрос 12

Ермолин И.С.

- 1) Стратегия избегания блокировок. Диаграмма траектории ресурсов. Алгоритм банкира для одного вида ресурсов.
- 2) Принцип работы алгоритмов замещения страниц, оптимальный алгоритм. Простые аппроксимации оптимального алгоритма: алгоритм NRU, алгоритм FIFO, алгоритм «вторая попытка», алгоритм «часы».
- 3) билет 1 вопрос 5
- 4) билет 4 вопрос 16

Поляков С.В

- 1) Задача о критической секции. Алгоритм Питерсона для двух процессов. Условия задачи. Объяснение принципа работы алгоритма.
- 2) Функциональные требования, предъявляемые к операционным системам, и способы их реализации. Расширяемость. Переносимость. Надежность. Совместимость. Безопасность. Производительность.
- 3) билет 1 вопрос 4
- 4) билет 1 вопрос 2

Морозова К.П.

- 1) Стратегия «обнаружение-устранение» для борьбы с взаимоблокировками. Применение графов Холта и матриц распределения ресурсов.
- 2) Эффект взаимоблокировки или возникновения тупика. Определение, условия возникновения, моделирование графами Холта.
- 3) билет 4 вопрос 8
- 4) билет 3 вопрос 3

Быстров М.А.

- 1) Понятие «рабочий набор», алгоритм WSClock.
- 2) Реализация страничного механизма управления памятью в процессорах семейства x86_32. Размер и основные поля структур данных, особенности реализации.
- 3) билет 3 вопрос 13
- 4) билет 2 вопрос 4

Пономарва А.С.

- 1) Эффект взаимоблокировки или возникновения тупика. Определение, условия возникновения, моделирование графами Холта.
- 2) Стратегия «обнаружение-устранение» для борьбы с взаимоблокировками. Применение графов Холта и матриц распределения ресурсов.
- 3) билет 4 вопрос 3
- 4) билет 4 вопрос 1

Чернышев А Д

- 1) Алгоритмы выгрузки дольше всех не использовавшейся страницы LRU: аппаратные реализации LRU, алгоритм NFU, алгоритм старения.
- 2) Стратегия избегания блокировок. Диаграмма траектории ресурсов. Алгоритм банкира для одного вида ресурсов.

- 3) билет 1 вопрос 9
- 4) билет 3 вопрос 8

Савинов Д.А.

- 1) Понятие «рабочий набор», алгоритм WSClock.
- 2) Задача о критической секции. Алгоритм Питерсона для двух процессов. Условия задачи. Объяснение принципа работы алгоритма.
- 3) билет 1 вопрос 3
- 4) билет 2 вопрос 15

Сейбянова Д.Р.

- 1) Принцип работы алгоритмов замещения страниц, оптимальный алгоритм. Простые аппроксимации оптимального алгоритма: алгоритм NRU, алгоритм FIFO, алгоритм «вторая попытка», алгоритм «часы».
- 2) Реализация страничного механизма управления памятью в процессорах семейства x86_32. Размер и основные поля структур данных, особенности реализации.
- 3) билет 4 вопрос 7
- 4) билет 3 вопрос 16

Дашкевич Д.С.

- 1) Функциональные требования, предъявляемые к операционным системам, и способы их реализации. Расширяемость. Переносимость. Надежность. Совместимость. Безопасность. Производительность.
- 2) Реализация сегментного механизма управления памятью в процессорах семейства x86_32.
- 3) билет 3 вопрос 1
- 4) билет 3 вопрос 14

Зорин Д.А.

- 1) Принцип работы алгоритмов замещения страниц, оптимальный алгоритм. Простые аппроксимации оптимального алгоритма: алгоритм NRU, алгоритм FIFO, алгоритм «вторая попытка», алгоритм «часы».
- 2) Стратегия избегания блокировок. Диаграмма траектории ресурсов. Алгоритм банкира для одного вида ресурсов.
- 3) билет 3 вопрос 10
- 4) билет 2 вопрос 8

Золин Е.Д.

- 1) Эффект взаимоблокировки или возникновения тупика. Определение, условия возникновения, моделирование графами Холта.
- 2) Задача о критической секции. Алгоритм Питерсона для двух процессов. Условия задачи. Объяснение принципа работы алгоритма.
- 3) билет 3 вопрос 15
- 4) билет 1 вопрос 15

Акирова Р.Р.

- 1) Понятие «рабочий набор», алгоритм WSClock.
- 2) Стратегия «обнаружение-устранение» для борьбы с взаимоблокировками. Применение графов Холта и матриц распределения ресурсов.
- 3) билет 1 вопрос 14
- 4) билет 3 вопрос 12

Кузьмин И.А.

- 1) Реализация страничного механизма управления памятью в процессорах семейства

x86_32. Размер и основные поля структур данных, особенности реализации.

2) Реализация сегментного механизма управления памятью в процессорах семейства x86_32.

3) билет 2 вопрос 1

4) билет 2 вопрос 12